

Trabajo Práctico Número 1

Sistemas con Microprocesadores

<http://www.microprocesadores.unt.edu.ar/procesadores>

De que se trataba este TP

- Sintetización de circuitos

- ☐ Mapa de Karnaugh
- ☐ Compuertas lógicas
- ☐ Multiplexores

- Solución alternativa

- ☐ Sumadores y multiplexores
- ☐ Mejora de diseño
- ☐ Ventajas y desventajas

Consigna

- ▶ Se desea construir un conversor de números en representación Signo Magnitud a representación en Complemento a 2, para el rango comprendido entre -3 y +3. Para el diseño del mismo considere que la entrada con magnitud cero y signo negativo no está permitida.
- a) Construya este conversor utilizando solamente compuertas lógicas.
- b) Construya este conversor utilizando solamente negadores y multiplexores de cuatro entradas de datos y dos señales de control.
- c) Construya este conversor utilizando solamente negadores, sumadores de un bit con entrada y salida de acarreo y multiplexores de dos entradas de datos y una señal de control.
- d) Si debe expandir el rango de este conversor desde -2^7+1 a $+2^7-1$, ¿Cuál de los diseños utilizaría? ¿Por qué?

Esquema

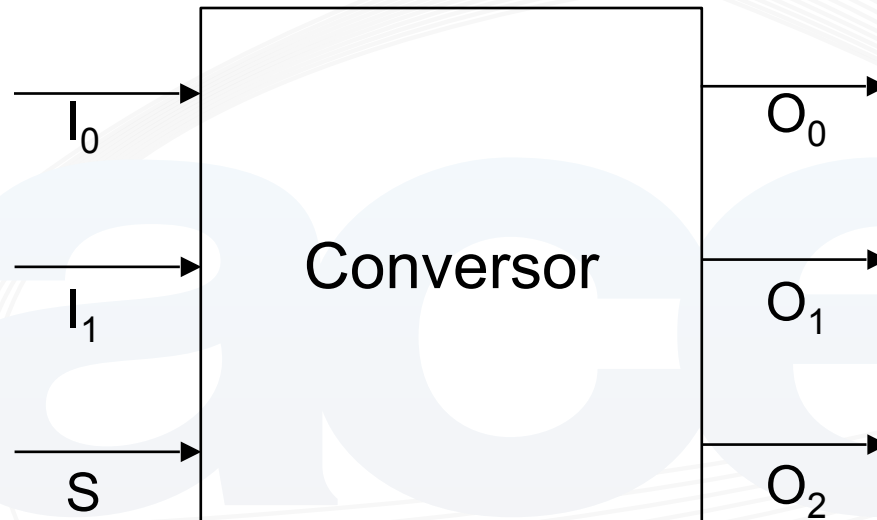


Tabla de Verdad

Dec	S	I ₁	I ₀	O ₂	O ₁	O ₀
0	0	0	0	0	0	0
+1	0	0	1	0	0	1
+2	0	1	0	0	1	0
+3	0	1	1	0	1	1
0	1	0	0	0	0	0
-1	1	0	1	1	1	1
-2	1	1	0	1	1	0
-3	1	1	1	1	0	1

Apartado A

- ▶ Construya este conversor utilizando solamente compuertas lógicas.

Mapa de Karnaugh

		$I_1 I_0$			
		00	01	11	10
S	0	0	1	1	0
	1	0	1	1	0

$$O_0 = I_0$$

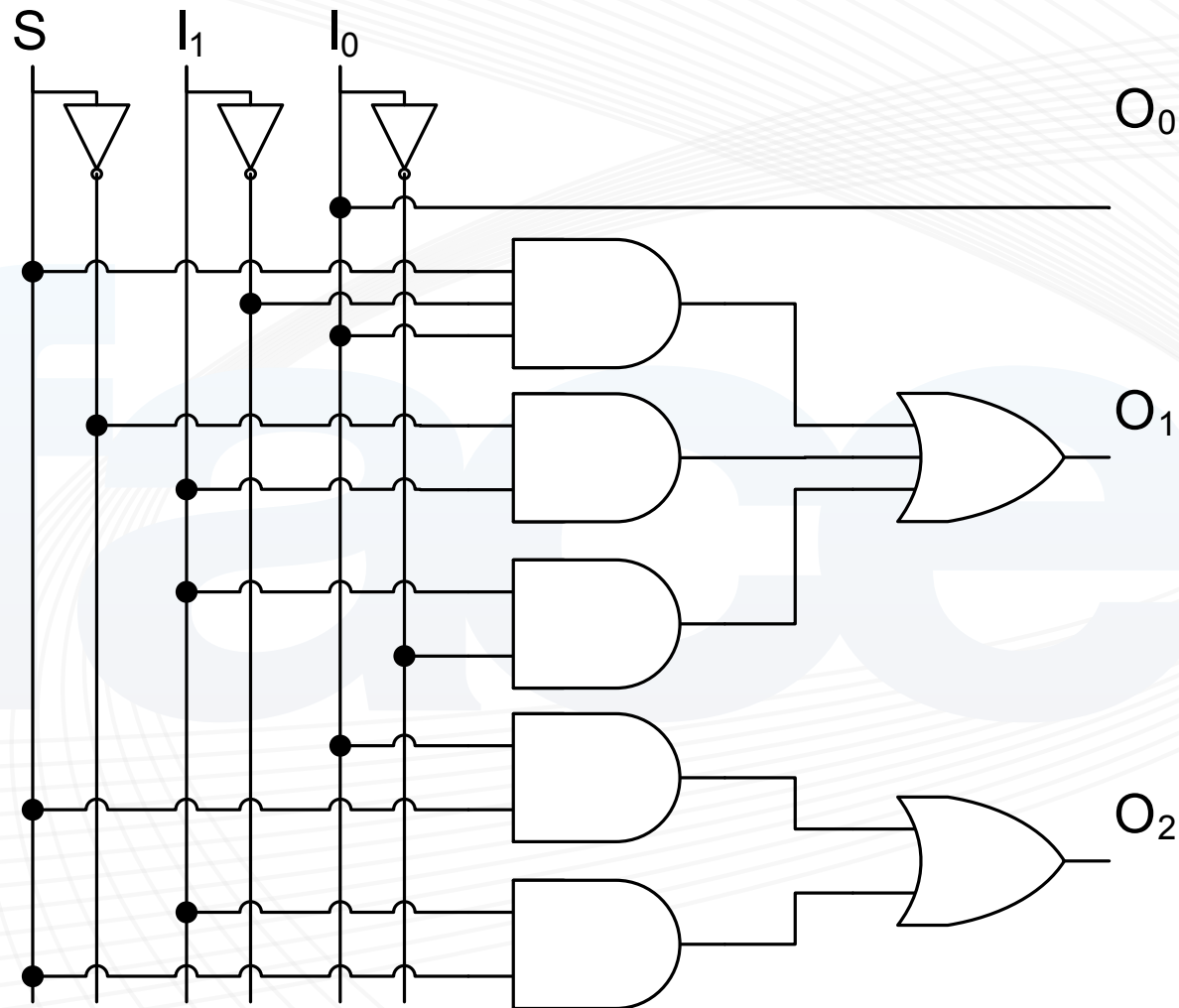
		$I_1 I_0$			
		00	01	11	10
S	0	0	0	1	1
	1	0	1	0	1

$$O_1 = S\bar{I}_1.I_0 + \bar{S}.I_1 + I_1.\bar{I}_0 = S\bar{I}_1.I_0 + I_1.(\bar{S} + \bar{I}_0)$$

		$I_1 I_0$			
		00	01	11	10
S	0	0	0	0	0
	1	0	1	1	1

$$O_2 = S.I_0 + S.I_1 = S.(I_0 + I_1)$$

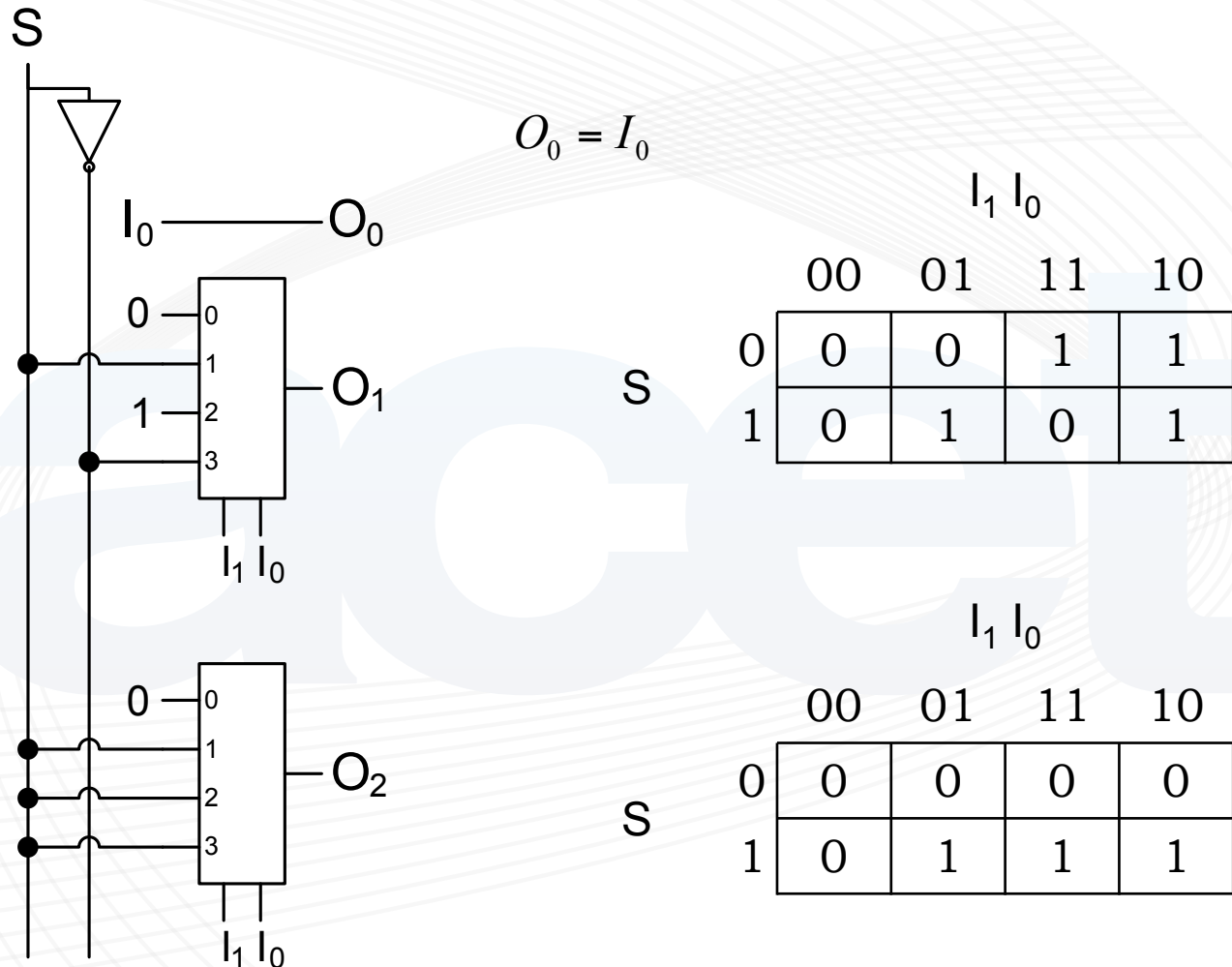
Compuertas lógicas



Apartado B

- ▶ Construya este conversor utilizando solamente negadores y multiplexores de cuatro entradas de datos y dos señales de control.

Multiplexores



Apartado C

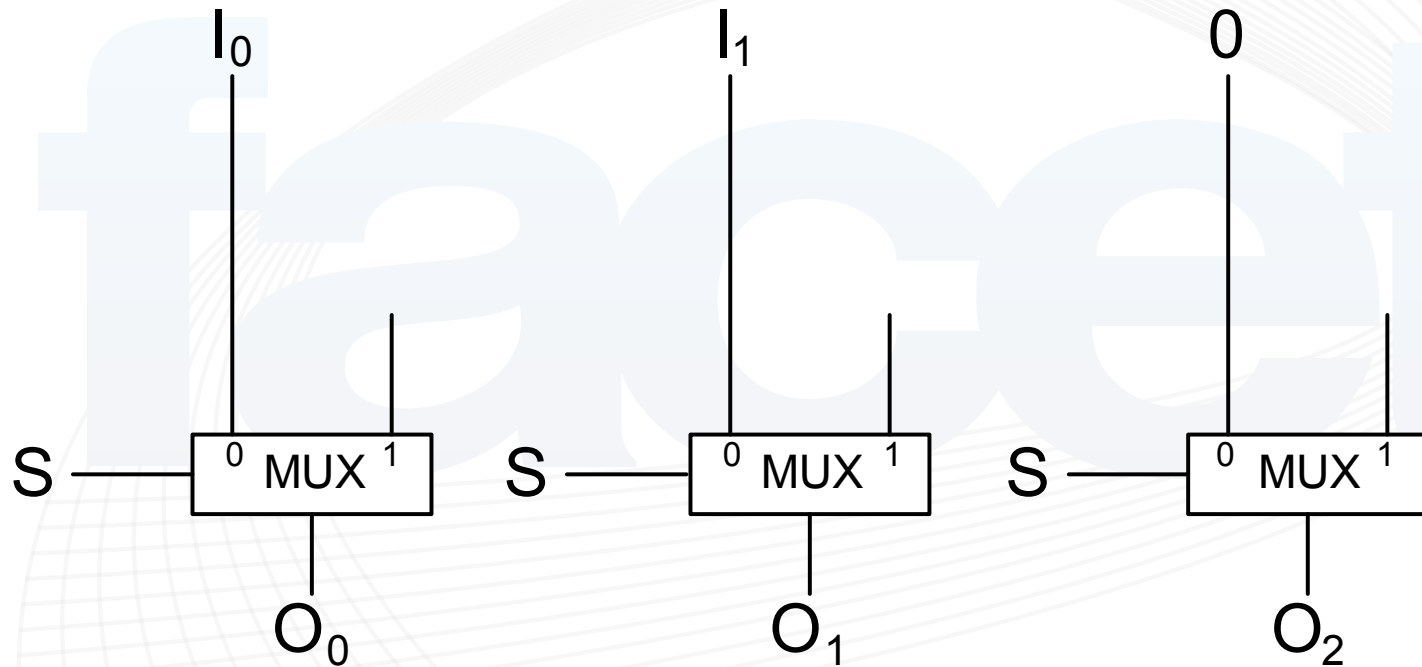
- ▶ Construya este conversor utilizando solamente negadores, sumadores de un bit con entrada y salida de acarreo y multiplexores de dos entradas de datos y una señal de control.

Tabla de Verdad

Dec	S	I ₁	I ₀	O ₂	O ₁	O ₀
0	0	0	0	0	0	0
+1	0	0	1	0	0	1
+2	0	1	0	0	1	0
+3	0	1	1	0	1	1
0	1	0	0	0	0	0
-1	1	0	1	1	1	1
-2	1	1	0	1	1	0
-3	1	1	1	1	0	1

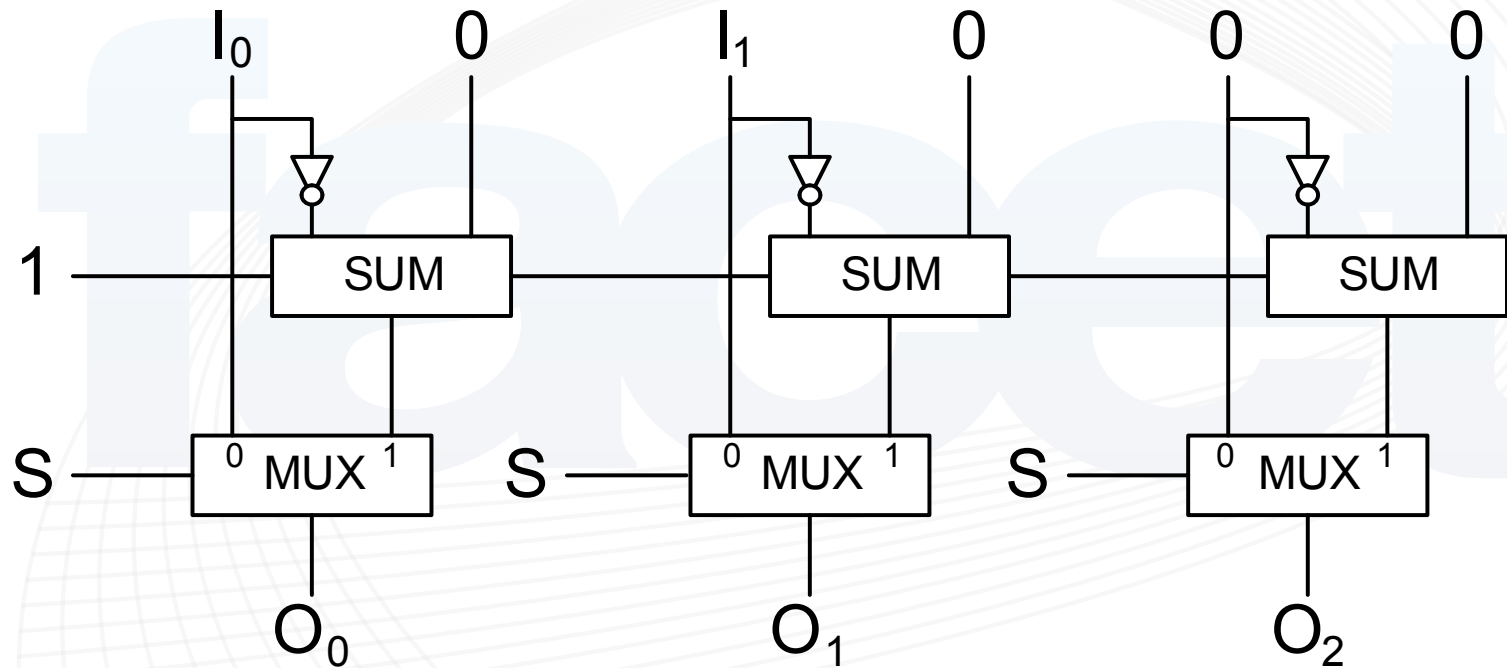
Sumadores

$$S = 0 \Rightarrow (0, O_1, O_0) = (0, I_1, I_0)$$



Sumadores

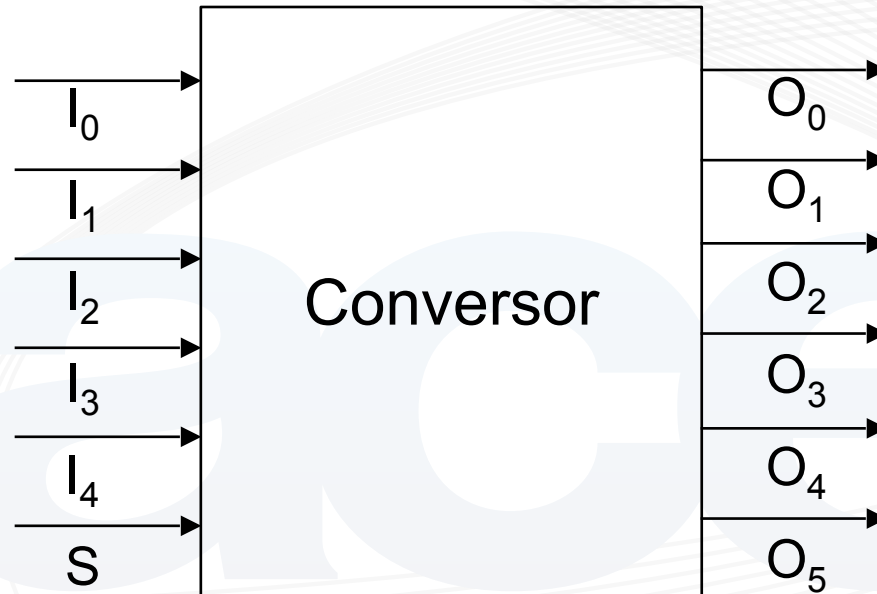
$$S = 1 \Rightarrow (O_2, O_1, O_0) = (C_1 + 1, \bar{I}_1 + C_0, \bar{I}_0 + 1)$$



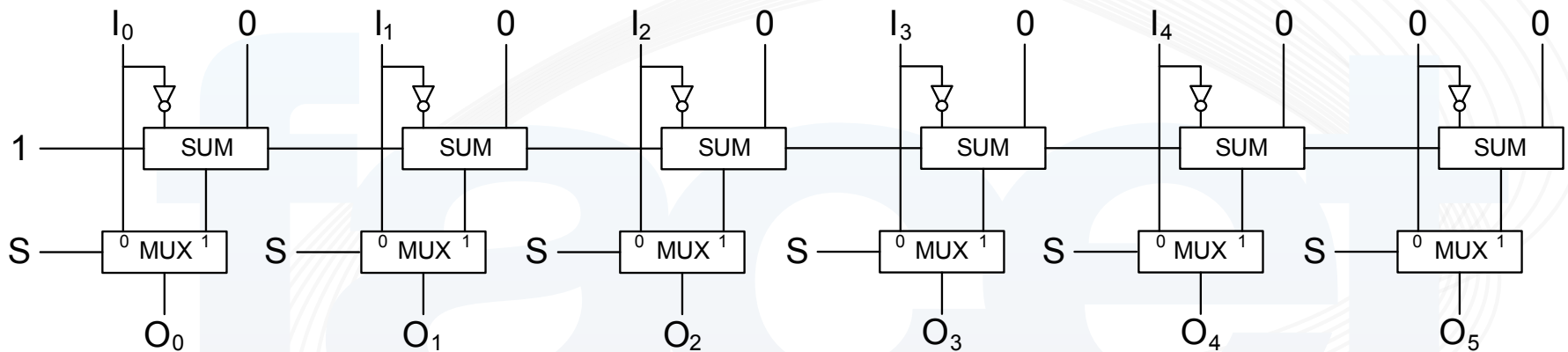
Apartado D

- ▶ Si debe expandir el rango de este conversor desde -2^7+1 a $+2^7-1$, ¿Cuál de los diseños utilizaría? ¿Por qué?

Esquema

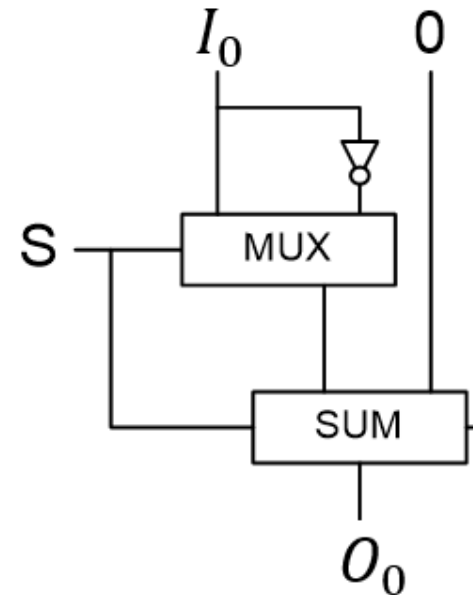
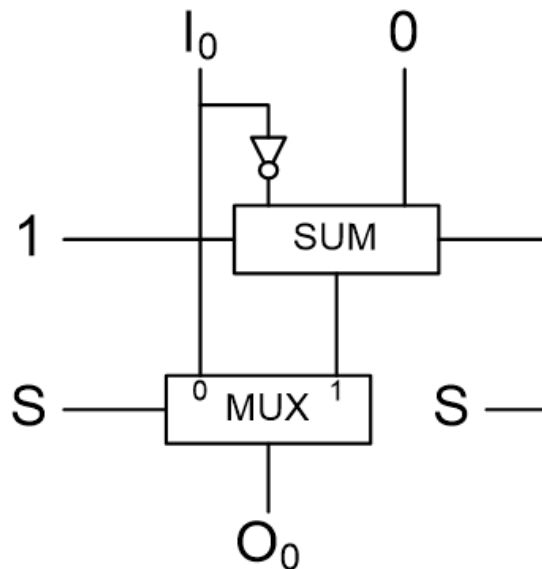


Sumadores

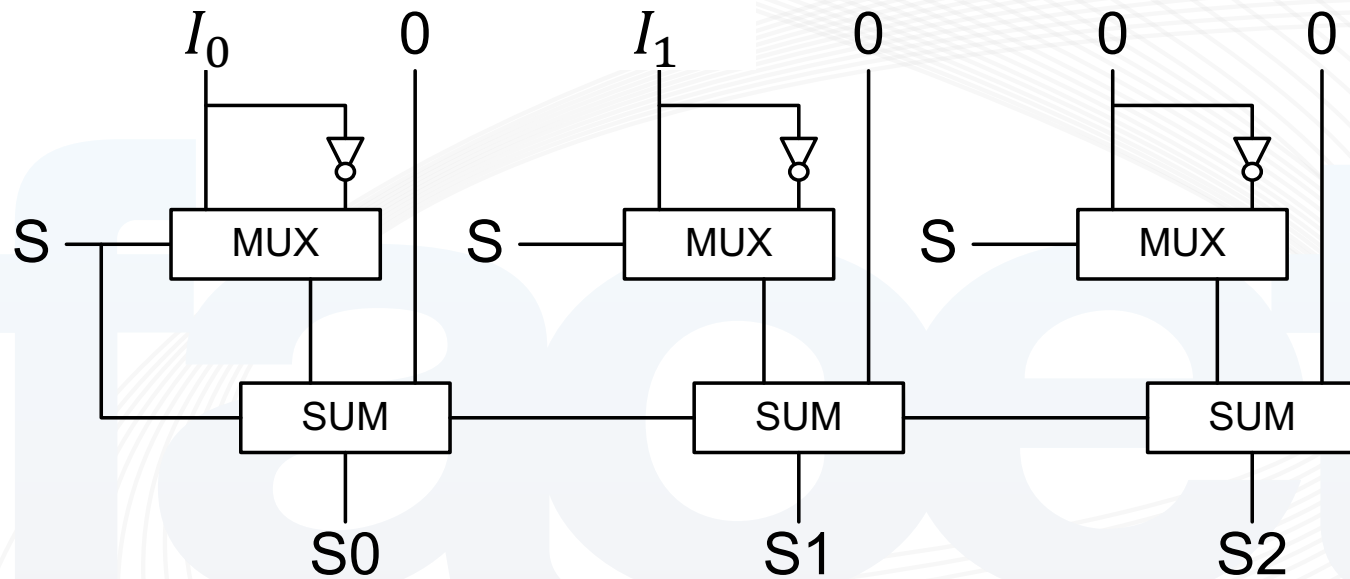


Cuál es la ventaja de esta solución? **Cuál es el problema de esta solución?**

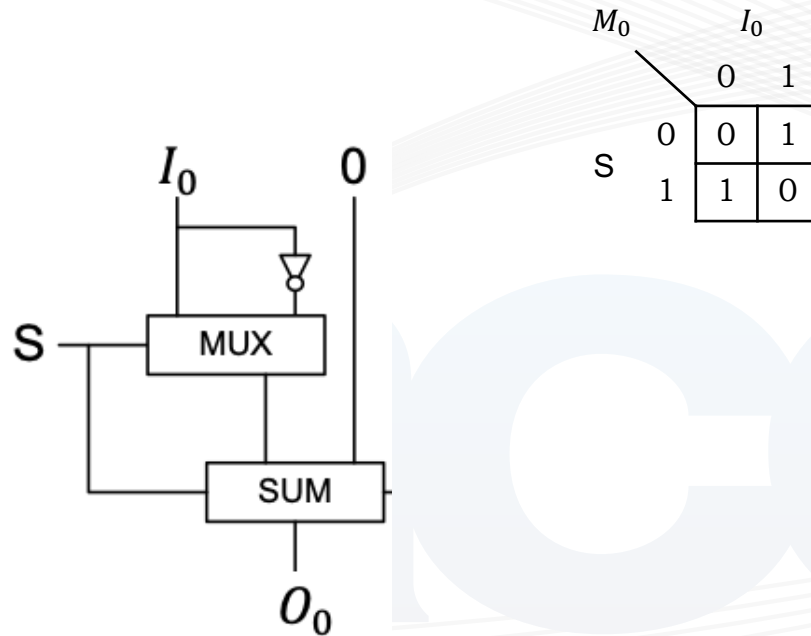
Alternativa de diseño



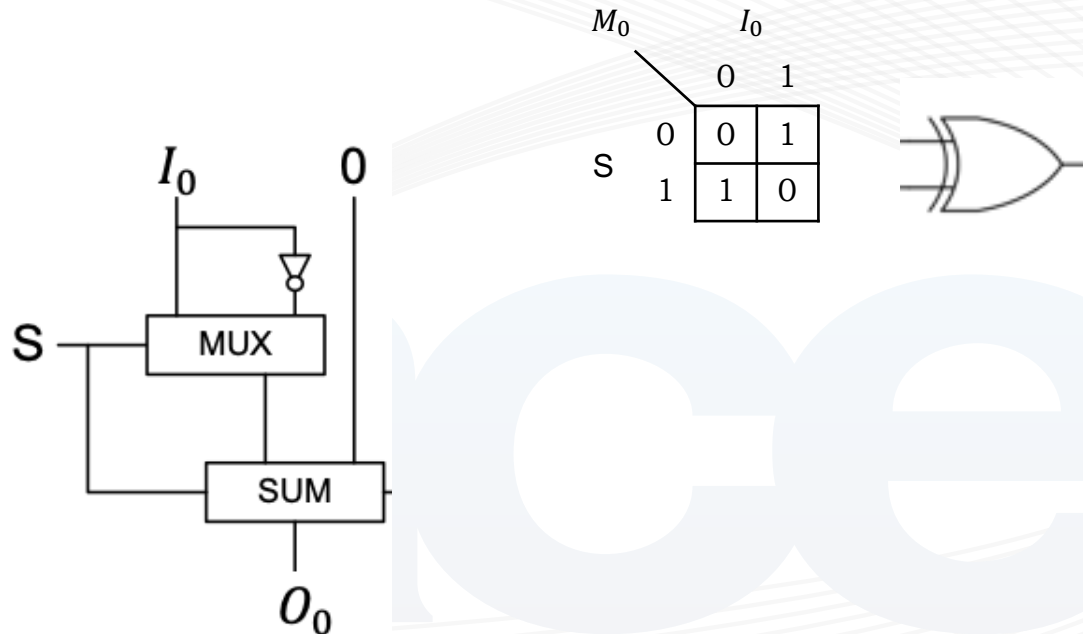
Alternativa de diseño



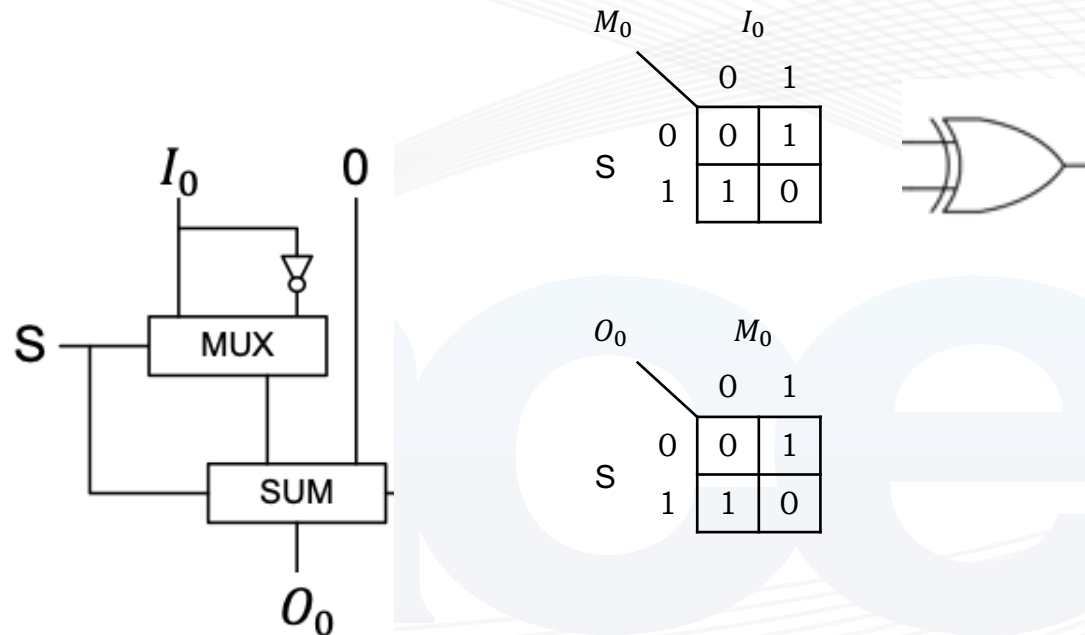
Alternativa en compuertas



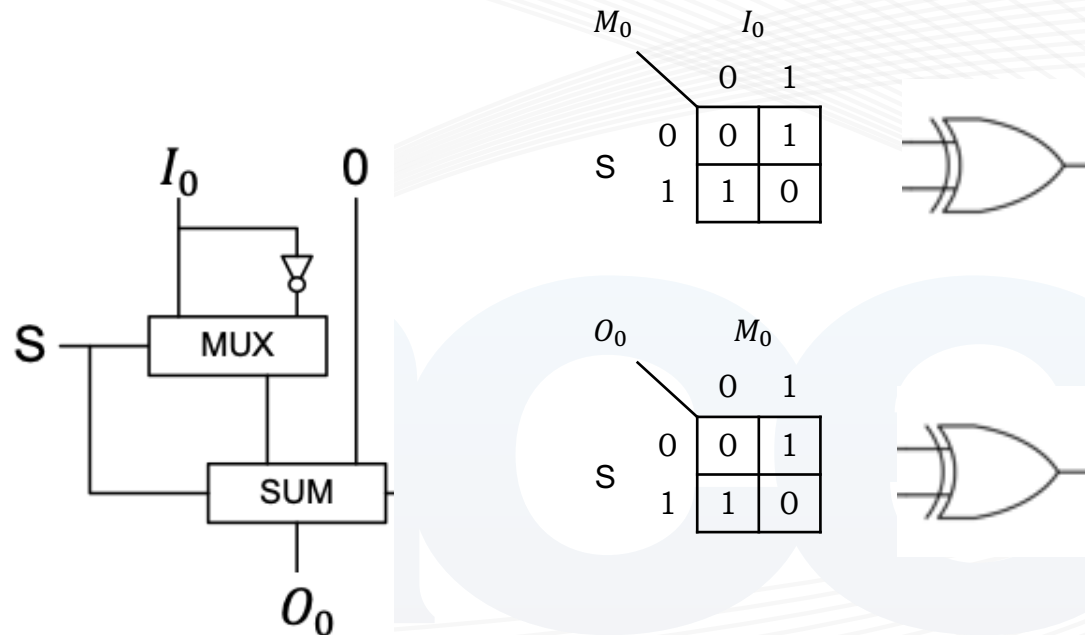
Alternativa en compuertas



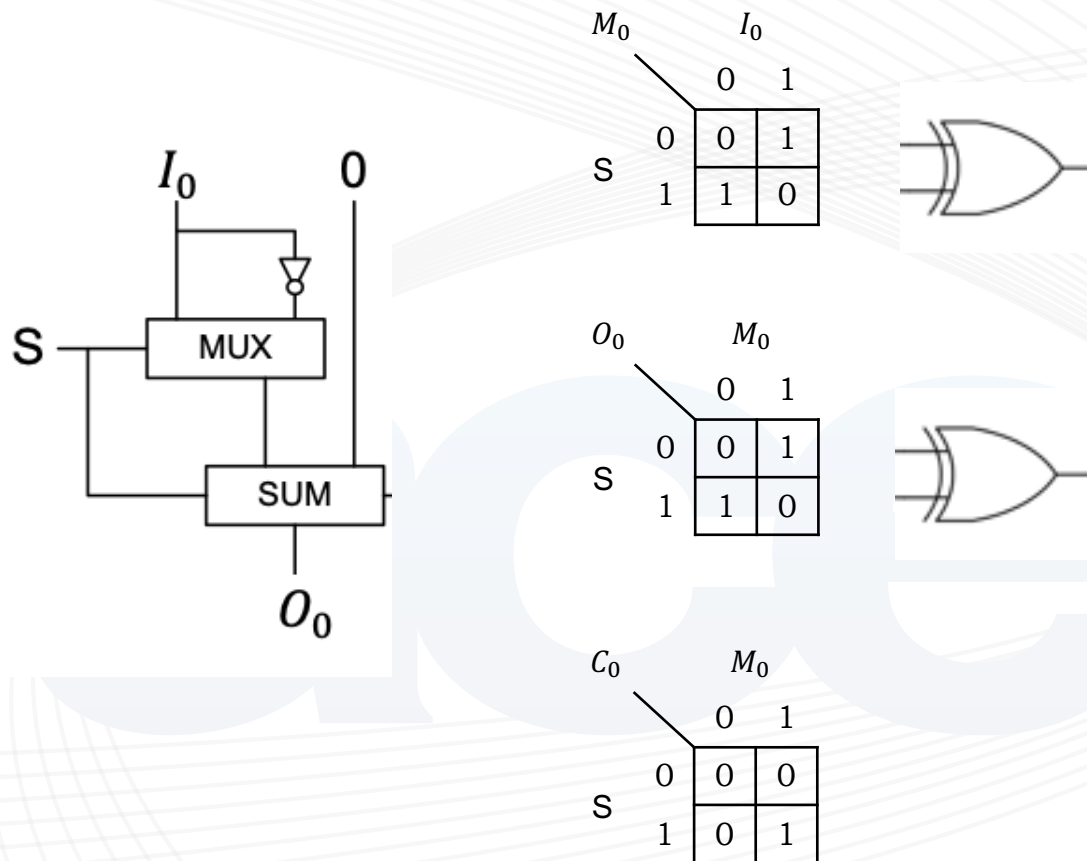
Alternativa en compuertas



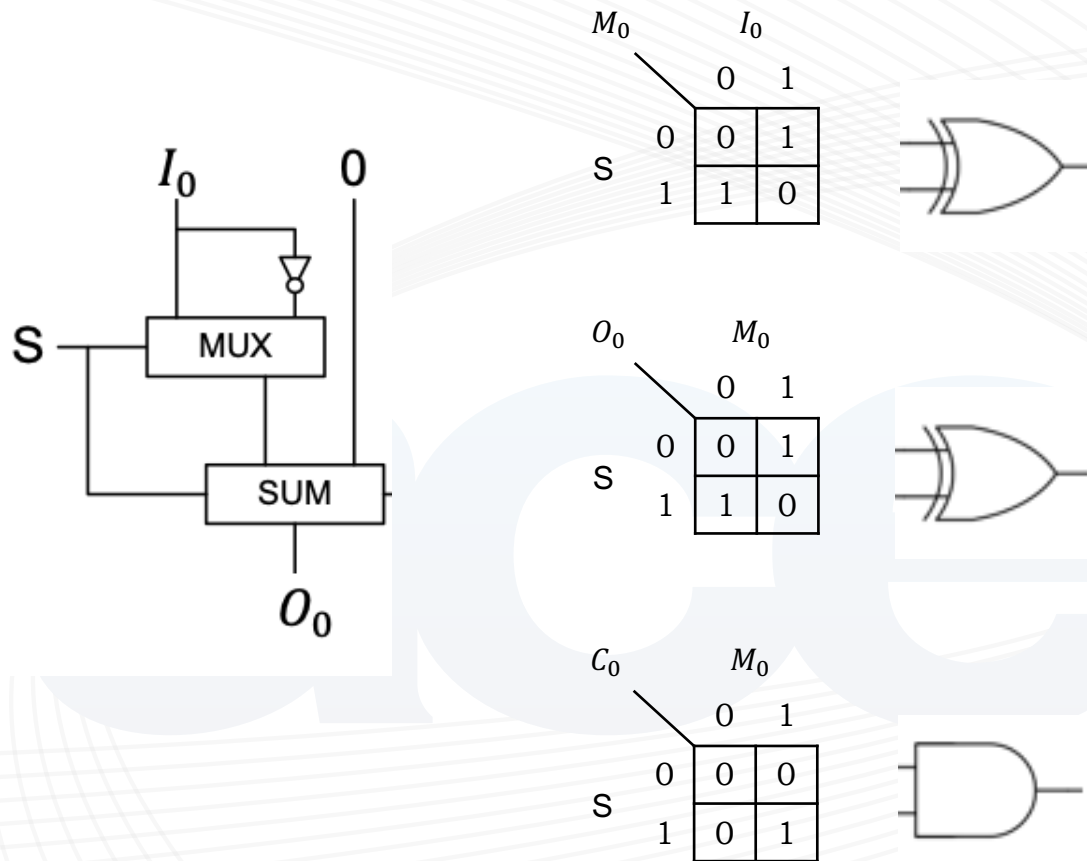
Alternativa en compuertas



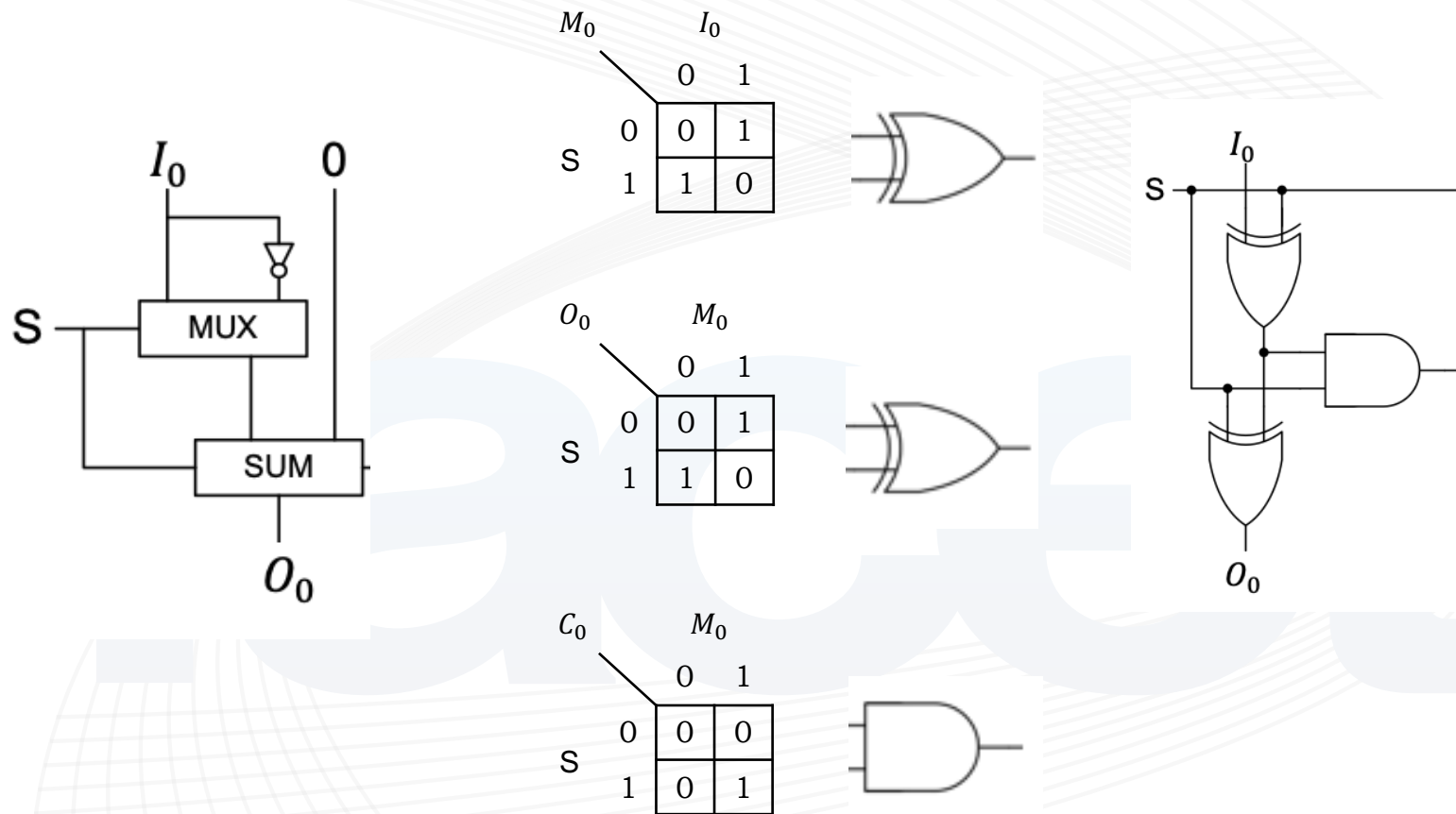
Alternativa en compuertas



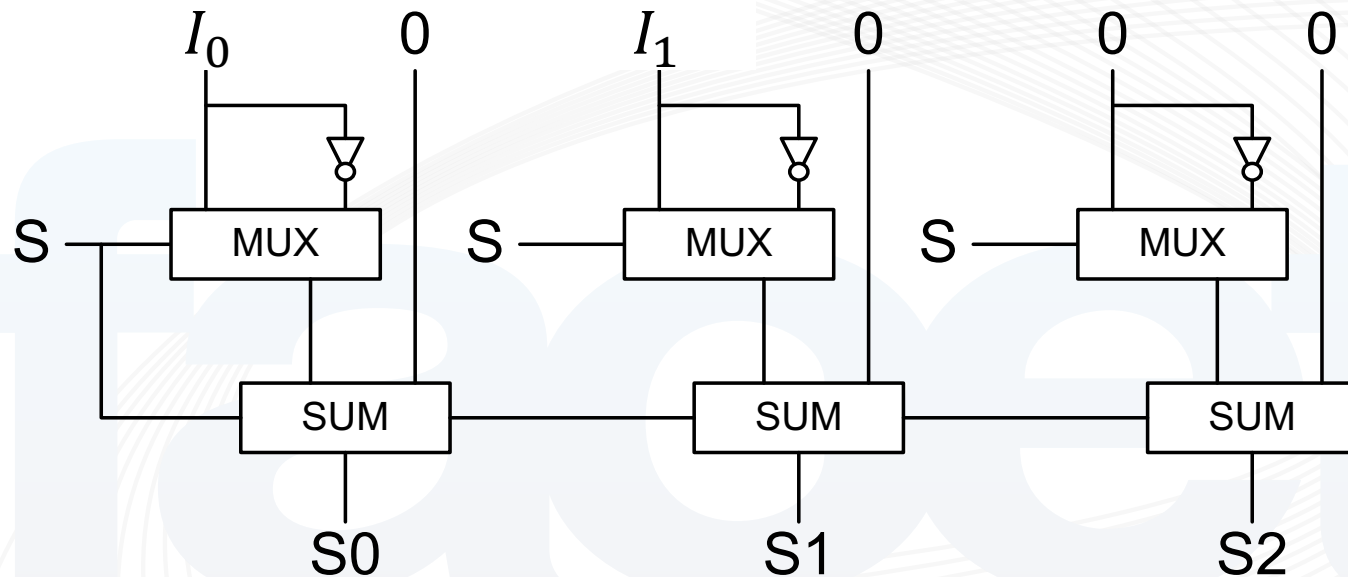
Alternativa en compuertas



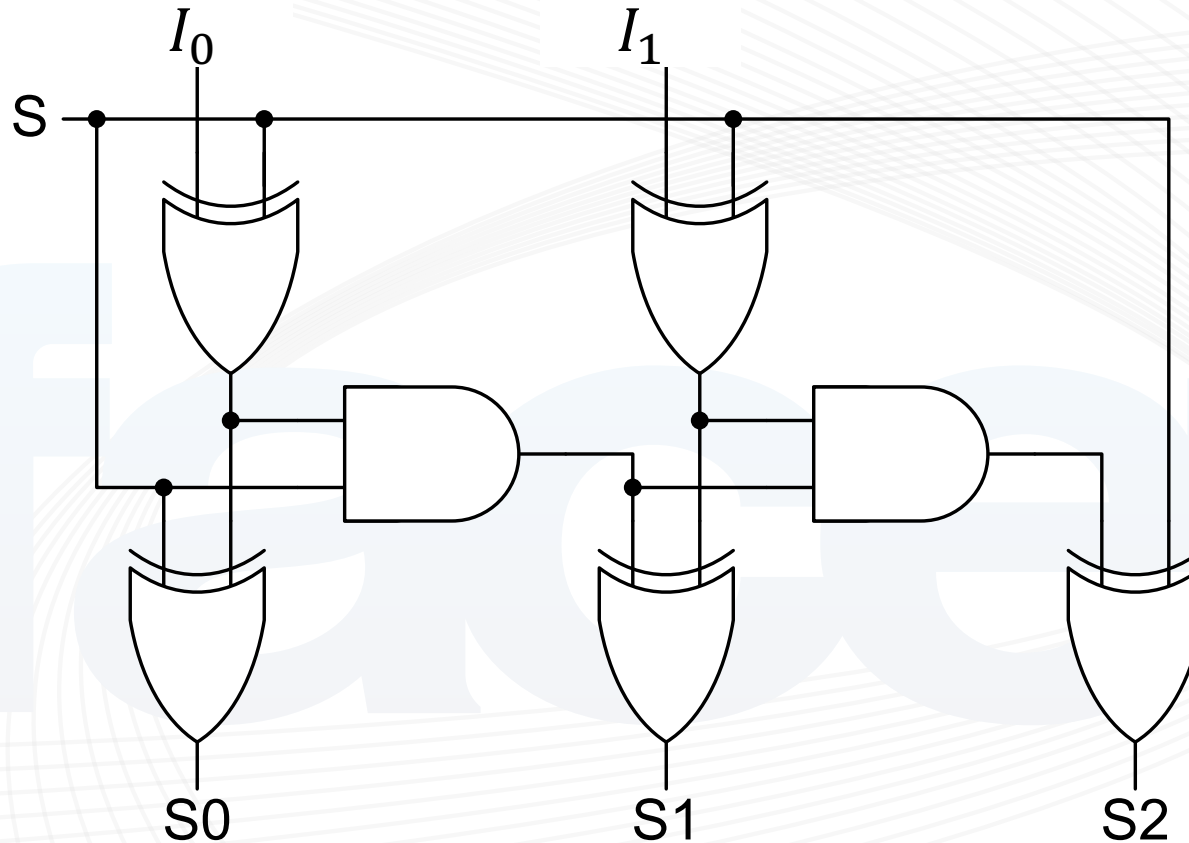
Alternativa en compuertas



Alternativa en compuertas



Alternativa en compuertas



Conclusión

- Pensar el problema
 - Distintas soluciones
 - Ventajas y desventajas
- Analizar
 - Costo
 - Confiabilidad
 - Escalabilidad
 - Tiempo de respuesta